

**ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ BÖLÜMÜ**  
**DERS BİLGİ FORMU**

Dersin Ayrıntıları				
Dersin Kodu	Sınıfı			Yarıyılı
ETE441	4			Güz
Dersin Adı	T	U	L	AKTS
Alanda Programlanabilir Kapı Dizileri	3	1	1	6
Dersin Dili	Almanca			
Dersin Düzeyi	Lisans	✓	Yüksek Lisans	Doktora
Bölümü/Programı	Elektrik-Elektronik Mühendisliği			
Eğitim Türü	Örgün			
Dersin Türü	Zorunlu		Seçmeli	✓
Dersin Amacı	Öğrencilere FPGA temellerini ve programlamayı öğretmek, projelerinde ya da tasarlayacakları sistemlerde kullanmalarını sağlamak			
Dersin İçeriği	Donanım tasarım dillerine giriş (VHDL, Verilog), sayısal devre sentezleme, bilgisayar yapısı, mantık işlemlerini yürüten devreler, bellek ve kontrol birimleri, FPGA programlama			
Ön Koşulları	ETE101			
Dersin Koordinatörü	Dr. Öğr. Üyesi Murat Tümer			
Dersi Verenler				
Dersin Yardımcıları				
Dersin Staj Durumu				
Ders Kaynakları				
Ders Notu	<ul style="list-style-type: none"> <li>• Circuit Design and Simulation with VHDL, Volnei Pedroni, MIT Press, 2. Edition, 2010.</li> <li>• Digital Electronics: A Practical Approach with VHDL, William Kleitz, Pearson; 9.Edition, 2011</li> <li>• Digital Design with RTL Design, VHDL, and Verilog, Frank Vahid, Wiley; 2. Edition, 2010</li> </ul>			
Diğer Kaynaklar				
Materyal Paylaşımı				
Dokümanlar				
Ödevler				
Sınavlar				
Dersin Yapısı				
Matematik ve Temel Bilimler	-			%
Mühendislik Bilimleri	-			%
Mühendislik Tasarımı	100			%
Sosyal Bilimler	-			%
Eğitim Bilimleri	-			%

**ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ BÖLÜMÜ**  
**DERS BİLGİ FORMU**

Fen Bilimleri	-	%	
Sağlık Bilimleri	-	%	
Alan Bilgisi	-	%	
<b>Değerlendirme Sistemi</b>			
	<b>Sayısı</b>	<b>Katkı Oranı (%)</b>	
Ara Sınav	1	25	
Kısa Sınav	-		
Ödev	5	10	
Devam	-		
Uygulama	5	10	
Proje	1	15	
Yarıyıl Sonu Sınavı	1	40	
	<b>Toplam</b>	<b>100</b>	
<b>AKTS İş Yükü Dağılımı Tablosu</b>			
	<b>Sayısı</b>	<b>Süresi</b>	<b>Toplam İş Yükü (Saat)</b>
Ders Süresi	14	3	42
Sınıf Dışı Ç. Süresi	14	4	56
Ödevler	5	4	20
Sunum/Seminer Hazırlama			
Ara Sınavlar	1	2	2
Uygulama	14	1	14
Laboratuvar	14	1	14
Proje	1	18	18
Yarıyıl Sonu Sınavı	1	2	2
		<b>Toplam İş Yükü</b>	<b>168</b>
		<b>AKTS Kredisi (Toplam İş Yükü /Saat)</b>	<b>6</b>
<b>Dersin Öğrenim Çıktıları</b>			
1	FPGA donanım olarak öğrenmek		
2	Donanım tanımlama dillerinin temellerini öğrenmek		
3	Donanım tanımlama dilleri ile donanım tasarlamak		
4	Donanım tanımlama dilleri ile FPGA programlamak		
5	FPGA ile gömülü sistemler uygulamaları yapmak		
6			
7			
8			

**ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ BÖLÜMÜ**  
**DERS BİLGİ FORMU**

9	
10	
11	
12	

**Ders Konuları**

1	FPGA'ya genel bakış
2	FPGA donanımsal olarak inceleme
3	VHDL temelleri
4	Tasarım yaklaşımları ve düzlemleri
5	Tasarım yöntemleri
6	VHDL (Verilog) dili – Sentaks ve gramer
7	Biçimsel ve davranışsal modelleme
8	Modellerin yapılandırılması
9	Ara sınav
10	Simülasyon teknikleri
11	Sentezleme
12	FPGA uygulamaları – Giriş-çıkış
13	FPGA uygulamaları – Bellek
14	FPGA uygulamaları – LCD sürücü
15	FPGA uygulamaları – Bağlı cihazlarla haberleşme

**Dersin Program Çıktılarına Katkısı (1-5)**

	P1	P2	P3	P4	P5	P6	P7
1							
2							
3							
4							
5							
6							
7							
8							
9							
10							
11							
12							

**Katkı Oranı:** 1: Çok Düşük 2: Düşük 3: Orta 4: Yüksek 5: Çok Yüksek

**ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ BÖLÜMÜ**  
**DERS BİLGİ FORMU**

<b>Hazırlayan:</b>	Dr. Öğr. Üyesi Murat Tümer
<b>Güncelleme Tarihi:</b>	18.03.2020